

⑫ 公開特許公報(A) 平4-90615

⑬ Int. Cl.⁵

H 03 H 17/02
H 03 M 1/08
H 04 B 14/04

識別記号

Z
A

庁内整理番号

8731-5 J
9065-5 J
4101-5 K

⑭ 公開 平成4年(1992)3月24日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 量子化器

⑯ 特 願 平2-206486

⑰ 出 願 平2(1990)8月3日

⑱ 発 明 者 ロジャー ラガデック 東京都品川区北品川6丁目7番35号 ソニー株式会社内
⑲ 発 明 者 高 橋 宏 東京都品川区北品川6丁目7番35号 ソニー株式会社内
⑳ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号
㉑ 代 理 人 弁理士 杉浦 正知

明 細 書

1. 発明の名称

量子化器

2. 特許請求の範囲

ディジタル入力信号の大きさ、種類等のパラメータを検出し、上記検出に応じて、ディザの付加、ノイズシェーピング等の処理を選択的に上記ディジタル入力信号に対して行うようにした量子化器。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、ディジタルオーディオ信号の各サンプルのビット数を長いもの（例えば20ビット）から短いもの（例えば16ビット）に再量子化したり、16ビットのディジタルオーディオ信号が供給される信号処理回路の出力側に設けられ、16ビットの出力を発生するのに適用できる量子化器に関する。

〔発明の概要〕

この発明は、ディジタル入力信号の大きさ、種類等のパラメータを検出し、この検出に応じて、ディザの付加、ノイズシェーピング等の処理を選択的にディジタル入力信号に対して行うようにした量子化器である。

〔従来の技術〕

サンプリング周波数を変えずに、量子化ビット数を20ビットから16ビットのように、短くしたり、信号処理で長くなった語長を制限するための量子化方法として、下記に挙げるものが従来から知られている。

- (1) 入力信号を直接的に切り捨て、切り上げ又は四捨五入する。単なる再量子化である。
- (2) 入力信号に対してディザを加えてから、切り捨て、切り上げ又は四捨五入を行う（例えば特開昭56-83818号公報参照）。ディザとしては、例えばLSB（最下位ビット）の大きさのものが使用される。
- (3) 入力信号に対して、ノイズシェーピングを施し

てから、切り捨て、切り上げ又は四捨五入を行う。ノイズシェーピングは、低域側でノイズが少なくなるように、ホワイトノイズである量子化ノイズの特性を周波数的に補正するものである。

(4)入力信号に対してディザの付加とノイズシェーピングの処理とを行ってから、切り捨て、切り上げ又は四捨五入を行う。

〔発明が解決しようとする課題〕

(1)の方法は、量子化歪みが発生し、また、量子化ノイズが信号によって変調される量子化ノイズが発生する問題がある。しかしながら、処理が上述の4個の方法の中で、最も簡単であり、Lipshitz論文(AES東京コンベンション'89 予稿集、72頁～75頁)に依れば、聴感補正がされていない、即ち、重み付けがされていないノイズ(unweighted noise)が最小である。重み付けがされていないノイズをUN、重み付けがされた(modified E-weighted)ノイズをWNと表すと、上記論文によれば、(UN, WN = (1, 0.907)とさ

れている。

(2)の方法は、量子化歪み及び量子化ノイズ変調が少なくなるが、ディザが付加されているために、可聴のノイズが大きくなる。(UN, WN = 3, 2.721)である。

(3)の方法は、量子化歪みが少なくなるが、量子化ノイズ変調が生じる。(UN, WN = 2, 0.295)である。

(4)の方法は、量子化歪み及び量子化ノイズ変調を少なくでき、また、重み付けノイズWNも比較的小さい。しかし、回路規模が4個の方法の中では、最も大きくなり、重み付けがされていないノイズも最大である。(UN, WN = 6, 0.886)である。

この発明の目的は、上述の従来の量子化の方法を入力信号に適応して選択することにより量子化歪み及び量子化ノイズ変調を少なくすることができ、また、可聴のノイズも小さい量子化器を提供することにある。

〔課題を解決するための手段〕

この発明は、ディジタル入力信号の大きさ、種類等のパラメータを検出し、この検出に応じて、ディザの付加、ノイズシェーピング等の処理を選択的にディジタル入力信号に対して行うようにした量子化器である。

〔作用〕

ディザの付加、ノイズシェーピングの処理は、入力信号のゲイン等で必要な時と、かえってこれらによりノイズが増加する時とがある。従って、この発明では、これらの処理が有効な時にのみなされる。

〔実施例〕

以下、この発明の一実施例について図面を参照して説明する。第1図において、1がイコライザ、フェーダー等の信号処理回路を示し、信号処理回路1から処理後の信号が発生する。

信号処理回路1の出力信号が加算器2及びパラ

メータ検出回路3に夫々供給される。パラメータ検出回路3は、信号処理回路1の出力信号のゲイン等から再量子化すべき信号の性質を検出し、検出信号Piを発生する。また、信号処理回路1からは、この回路構成が簡単か複雑かを示す検出信号Hiが発生する。これらの検出信号Pi及びHiが判定回路4に供給される。

判定回路4は、検出信号Pi及びHiに基づいて制御信号k1及びk2を発生する。制御信号k1が乗算器5に供給され、制御信号k2が乗算器6に供給される。乗算器5の出力信号が加算器2に供給され、乗算器6の出力信号が加算器7に供給される。加算器2には、信号処理回路1の出力信号が供給され、この加算器2の出力信号が加算器7に供給される。加算器7の出力信号が量子化器8に供給され、量子化器8から出力信号が発生する。量子化器8は、切り捨て、切り上げ又は四捨五入により所定の語長例えば16ビットの出力信号を発生する。

制御信号k1は、ノイズシェーピングに関する

制御信号である。加算器 2 の出力信号と量子化器 8 の出力信号とが減算器 9 に供給される。減算器 9 により入力信号の値が一定の時に量子化エラーが検出され、この量子化エラーが 1 サンプルの遅延回路 10 を介して乗算器 5 に供給される。減算器 9 及び遅延回路 10 を含むフィードバックループにより 1 次のノイズシェーピング回路が構成される。例えば加算器 2 に対して、7. 1 の一定の値を持つ入力信号が供給され、量子化器 8 が 7 の値の出力信号を発生する場合では、減算器 9 により -0.1 の量子化エラーが検出され、この量子化エラーが遅延回路 10 及び乗算器 5 を介して加算器 2 に供給される。従って、量子化エラーが累積することを防止することができる。若し、($k_1 = "0"$) の時には、乗算器 5 の出力信号が 0 であり、ノイズシェーピングの処理がされない。

制御信号 k_2 は、ディザの付加の処理を制御するための制御信号である。($k_2 = "1"$) の時にディザが加算器 7 に供給され、量子化器 8 の前段でディザが付加される。($k_2 = "0"$) の

時では、ディザが付加されない。ディザは、例えば 1 LSB の値を持つランダムなデータ系列である。

第 2 図は、制御信号 k_1 及び k_2 によりなされる制御動作を示す表であって、第 2 図 A が 20 ビットの入力信号を信号処理回路 1 に供給し、量子化器 8 から 16 ビットの出力信号を得る時の制御動作を示す表で、第 2 図 B が 16 ビットの入力信号を信号処理回路 1 に供給し、量子化器 8 から 16 ビットの出力信号を得る時の制御動作を示す表である。

この表では、入力信号の性質を示すパラメータとして 3 種類 a、b、c が用意され、夫々に対応した検出信号 P_i がパラメータ検出回路 3 により発生する。

a : 0 レベルの入力信号

b : 小レベルの信号であって、直流 (DC) 又は低い周波数の入力信号

c : その他の入力信号

また、信号処理回路 1 の構成の複雑さの程度に

応じて、信号処理回路 1 から発生する検出信号 H_i により、下記の d、e 及び f が識別される。

d : スルーの処理のように、入力対出力のゲインの比が 1 の回路

e : フェード、量子化器等の簡単な構成の回路

f : 複雑な信号処理回路。第 3 図に示すように、入力信号が供給される 1 サンプル遅延回路 11、12 と、入力信号及び遅延回路 11、12 の出力信号が夫々供給される係数乗算器 21、22、23 と、出力信号が供給される 1 サンプル遅延回路 13、14 と、遅延回路 13、14 の出力信号が夫々供給される係数乗算器 24、25 とからなるイコライザが複雑な信号処理回路の例である。

これらの入力信号及び回路構成の種類の中で、種類 a については、回路構成と無関係にノイズシェーピング及びディザの付加の処理が不要であり、(k_1 、 $k_2 = "0"$) とされる。

種類 b の入力信号に関しては、語長が短くされる場合 (第 2 図 A) では、回路構成がどの種類で

も制御信号 k_1 及び又は k_2 が "1" とされる。語長を短くする時に、量子化歪みが生じるので、その対策として、ノイズシェーピングの処理又はディザの付加がなされる。

語長が変化しない場合 (第 2 図 B) では、回路構成が d の場合でノイズシェーピング及びディザの付加の処理がされず、e 及び f の場合でこれらの処理がされる。

種類 c の入力信号に関しては、語長が短くされる場合 (第 2 図 A) では、回路構成が d 及び e の種類で、制御信号 k_1 及び又は k_2 が "1" とされ、回路構成が f の種類の時に k_1 及び k_2 が共に "0" とされる。

語長が変化しない場合 (第 2 図 B) では、回路構成が e の場合のみでノイズシェーピング及びディザの付加の処理がされ、d 及び f の場合でこれらの処理がされない。

第 3 図に示すイコライザは、複雑な回路構成の種類 f の例である。この回路では、加算器 26 により多数の信号が加算されているので、多数の信

号の下位ビットがディザと類似した機能を果たす。このため、入力信号の種類がcでも、回路構成が1の時には、ノイズシェーピングの処理及びディザの付加がされない。その結果、重み付けがされていないノイズを最小とすることができる。ここで、($k_1=1$, $k_2=0$)として、重み付けがされたノイズを最小としても良い。

なお、上述の実施例では、1次のノイズシェーピング回路が示されているが、2次以上のノイズシェーピング回路等の種々の構成のものを使用しても良い。

〔発明の効果〕

この発明では、ディザの付加或いはノイズシェーピングの処理が入力信号及び信号処理に適応してされる。つまり、入力信号が無信号の時、並びに前段の信号処理回路の入力出力伝達関数が1の時は、量子化器でのノイズの発生を防止できる。また、信号処理回路が複雑な処理を行っていて、且つ量子化器への入力信号が小さくなく又は

非常に低い周波数の信号でもない時は、量子化ノイズの増加が最小限に抑えられる。更に、上述の場合以外では、量子化歪みの発生、量子化変調ノイズの発生が最小限に抑えられる。

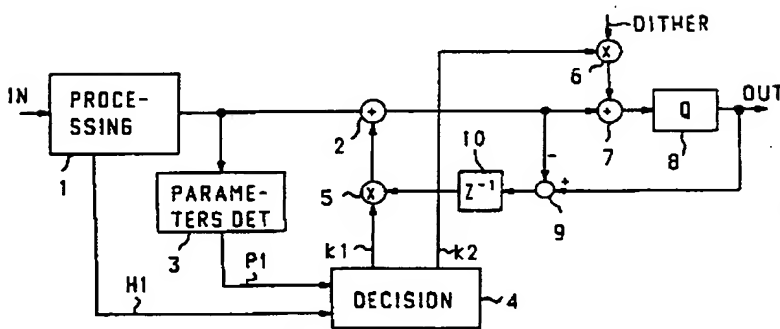
4. 図面の簡単な説明

第1図はこの発明の一実施例のブロック図、第2図はこの一実施例の制御動作を示す略線図、第3図は信号処理回路の一例であるイコライザのブロック図である。

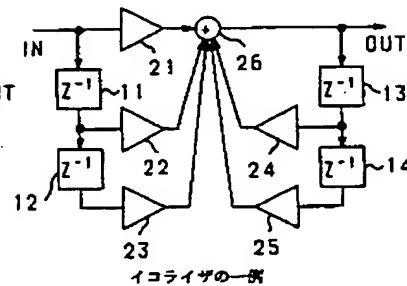
図面における主要な符号の説明

- 1 : 信号処理回路、
- 2 : ノイズシェーピングのための加算器、
- 3 : 入力信号の種類等を検出する回路、
- 4 : 判定回路、
- 7 : ディザの付加のための加算器。

代理人 弁理士 杉 浦 正 知



一実施例
第1図



イコライザの一例
第3図

A

PROCESSING SIGNAL	d. UNITY	e. SIMPLE	f. COMPLEX
a. ZERO OF STEADY STATE	$k_1 = 0$ $k_2 = 0$	$k_1 = 0$ $k_2 = 0$	$k_1 = 0$ $k_2 = 0$
b. SMALL SIGNAL + DC or VERY LOW FREQUENCY	k_1 and/or $k_2 = 1$	k_1 and/or $k_2 = 1$	k_1 and/or $k_2 = 1$
c. GENERAL (OTHERS)	k_1 and/or $k_2 = 1$	k_1 and/or $k_2 = 1$	$k_1 = 0$ $k_2 = 0$

20 BITS → 16 BITS

B

PROCESSING SIGNAL	d. UNITY	e. SIMPLE	f. COMPLEX
a. ZERO OF STEADY STATE	$k_1 = 0$ $k_2 = 0$	$k_1 = 0$ $k_2 = 0$	$k_1 = 0$ $k_2 = 0$
b. SMALL SIGNAL + DC or VERY LOW FREQUENCY	$k_1 = 0$ $k_2 = 0$	k_1 and/or $k_2 = 1$	k_1 and/or $k_2 = 1$
c. GENERAL (OTHERS)	$k_1 = 0$ $k_2 = 0$	k_1 and/or $k_2 = 1$	$k_1 = 0$ $k_2 = 0$

16 BITS → 16 BITS

制御動作
第2図



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04072906 A**(43) Date of publication of application: **06.03.92**

(51) Int. Cl.

H03H 17/02
H04R 3/00(21) Application number: **02185552**(22) Date of filing: **13.07.90**(71) Applicant: **SONY CORP**(72) Inventor: **AKUNE MAKOTO**
AKAGIRI KENZO(54) **QUANTIZATION ERROR REDUCTION DEVICE
FOR AUDIO SIGNAL**

according to the unified standards.

COPYRIGHT: (C)1992,JPO&Japio

(57) Abstract:

PURPOSE: To reduce noise in an audible sense with simple constitution by setting a characteristic of a noise filter to a characteristic in which a quantization error reduction processing in response to an equi-loudness curve is implemented and a processing to reduce the quantity error in a low frequency component is decreased.

CONSTITUTION: A filter characteristic of a noise filter 13 is set to a filter characteristic, in which a noise shaping processing in response to an equi-roundness curve RC in response to a human audible sense characteristic and to decrease a quantity error for a low frequency component are implemented. Thus, it is possible to easily calculate a filter coefficient and to reduce noise in an audible sense with simple constitution. Thus, when the quantization error reduction device is applied to, e.g. a digital audio equipment whose standards are unified, a reproduction sound with a higher dynamic in an audible sense is obtained than the dynamic range obtained actually

